

Московский физико-технический институт (государственный университет)
Факультет радиотехники и кибернетики
Кафедра информатики и вычислительной техники

Выпускная квалификационная работа бакалавра

**Разработка потактовой модели
распределенного коммутатора общего кэша
МП «Эльбрус-4С+»**

Студент: Деменко Роман, группа 913
Научные руководители: к.т.н. Груздов Ф.А., Кожин А.С.

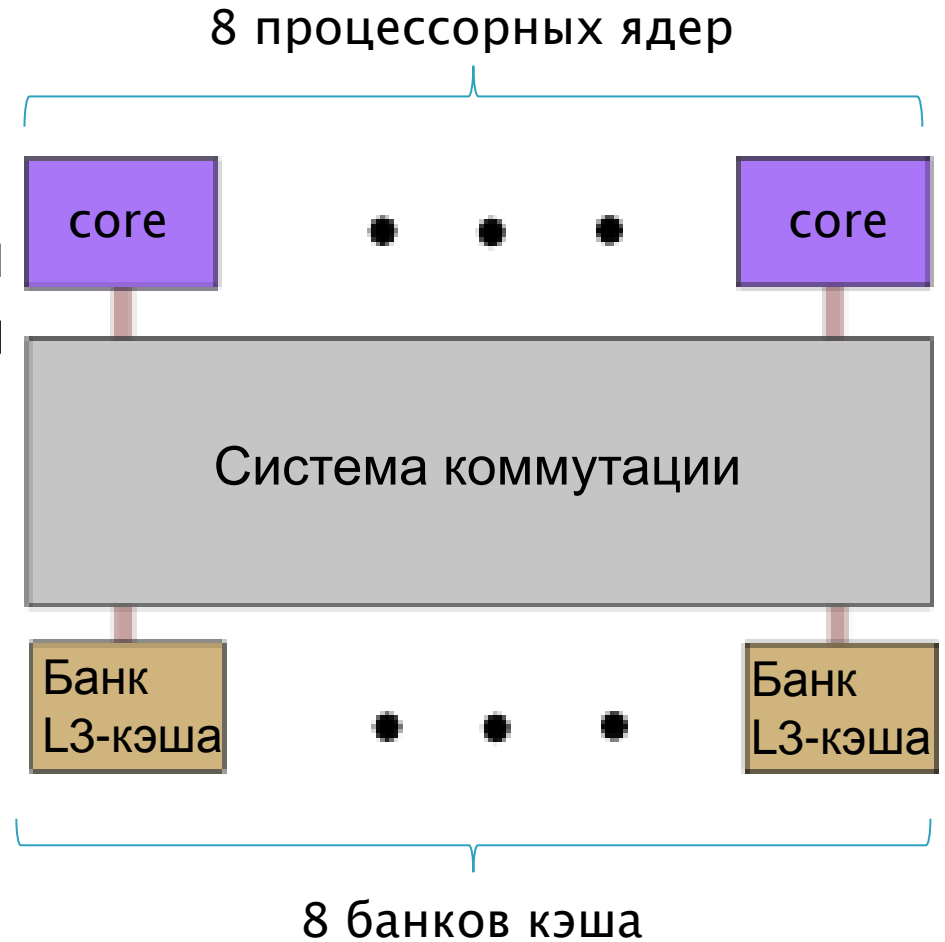
МП «Эльбрус-4С+»

8-ядерный микропроцессор

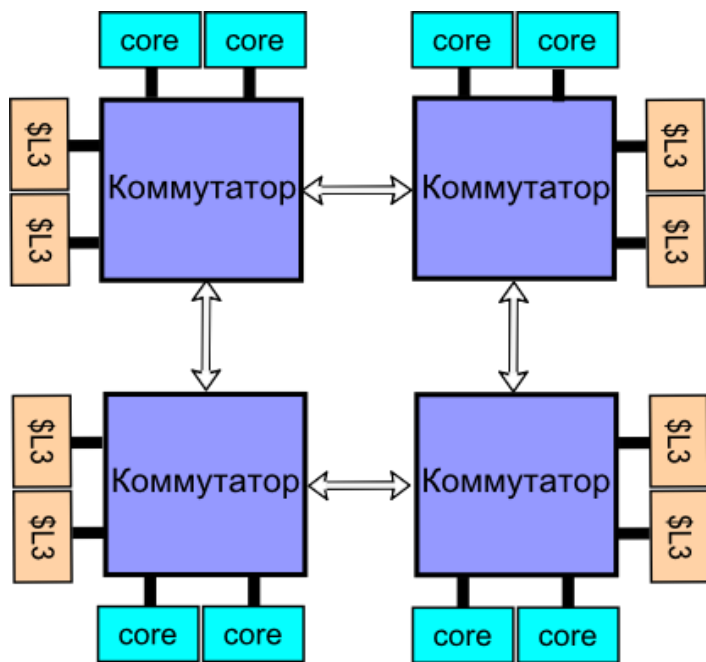
Процессорные ядра объединены на общем кэше третьего уровня объемом 16 МБ

L3-кэш имеет адресное разбиение на 8 банков

Задача коммутации 8x8 абонентов



Варианты распределенного коммутатора МП «Эльбрус-4С+»



кольцевая схема
(реализовано)

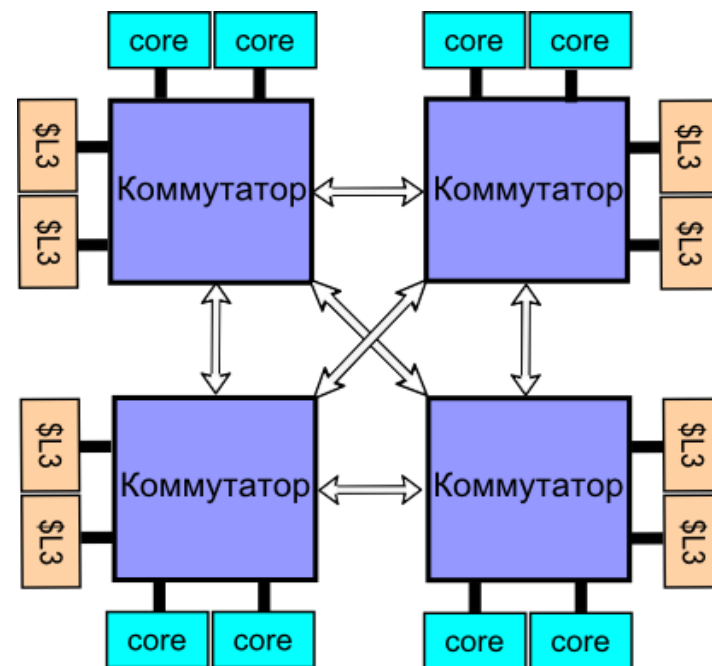


схема «каждый с каждым»
(альтернативная)

“+” значительно меньшая площадь кристалла

“+” выше пропускная способность

Разработка обоих Verilog-описаний и сбор статистики затруднительны, необходима потактовая модель

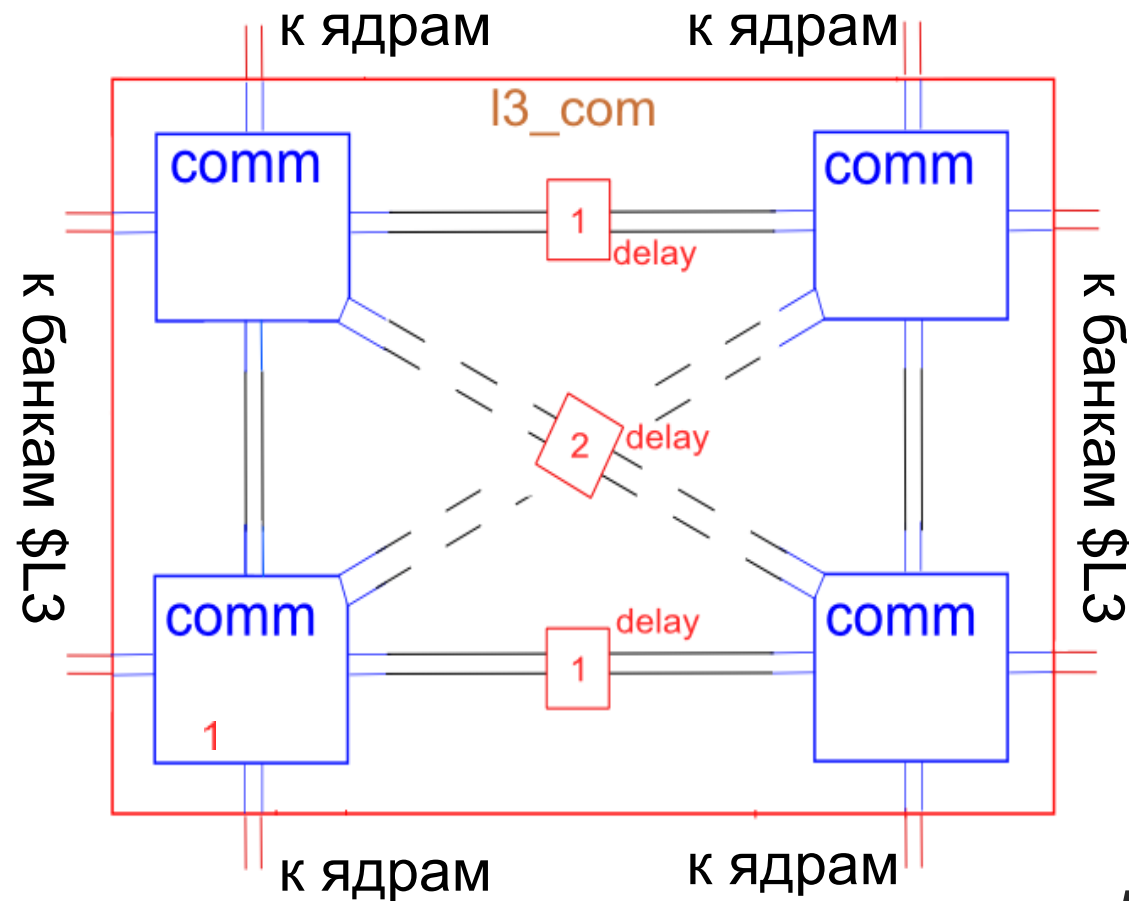
Цели работы

- Написать потактовую модель коммутирующей системы МП «Эльбрус-4С+» (кольцевая схема)
- Написать потактовую модель альтернативной коммутирующей системы (схема «каждый с каждым»)
- Обеспечить параметризуемость и масштабируемость моделей
- Провести сравнительный анализ смоделированных топологий
- Оценить эффективность оптимизаций коммутирующей системы МП «Эльбрус-4С+»

Язык описания

- Язык описания — C++
 - высокая скорость моделирования
 - относительная простота отладки и сбора статистики
- Стандартизованная библиотека SystemC 2.0
 - не вносит ограничения на использование C++
 - работает с объектами, близкими к моделям RTL уровня
- SystemC предоставляет средства, позволяющие
 - реализовывать событийный механизм исполнения команд
(передача управления в модуль по синхросигналу)
 - контролировать временные параметры взаимодействия модулей
(порядок передачи управления между модулями и взаимодействие модулей в течение одного такта)
 - осуществлять запись временных диаграмм

Структура модели



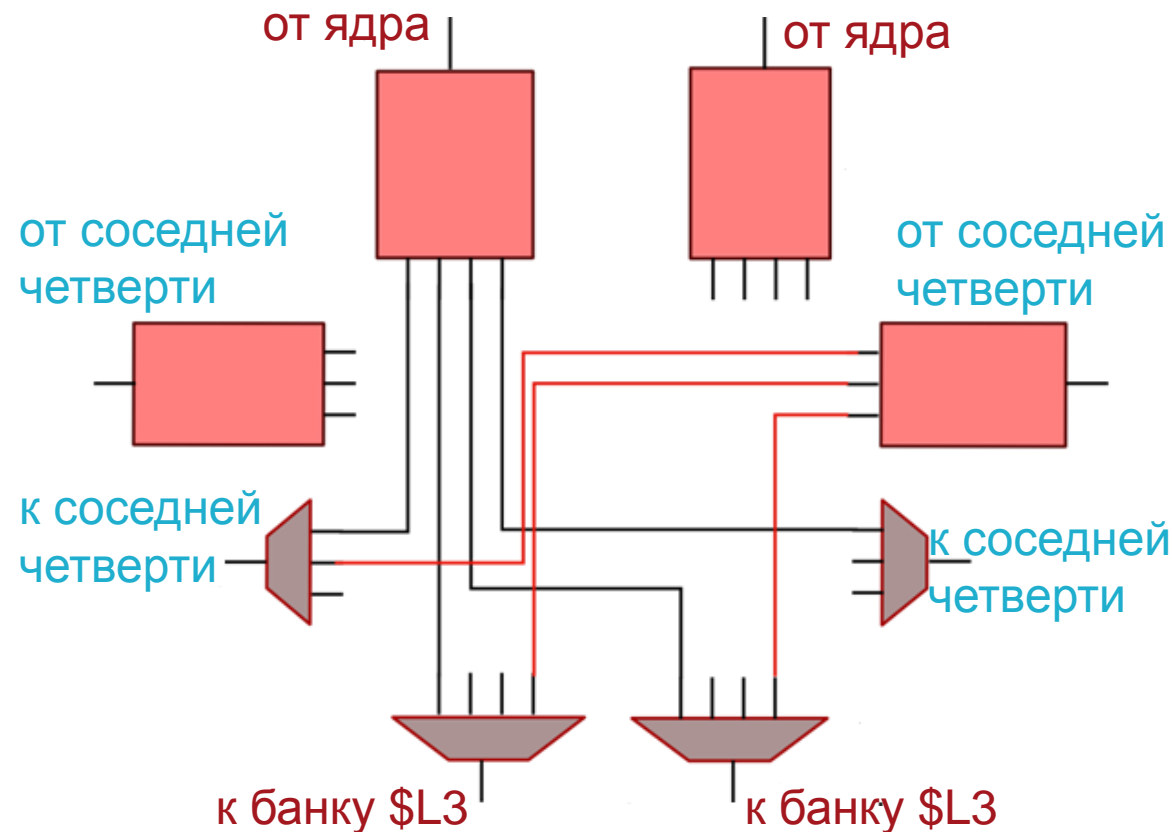
I3_com – распределенный коммутатор, интерфейсы к банкам и ядрам

comm – четверть централизованный коммутатор, направления коммутации:

- 4 к модулю I3_com
- 4 (или 6) для связи с соседними четвертями

delay – модуль задержки, моделирует временные параметры передачи сигналов по длинным связям (указано в тактах)

Структура четверти для кольцевой схемы



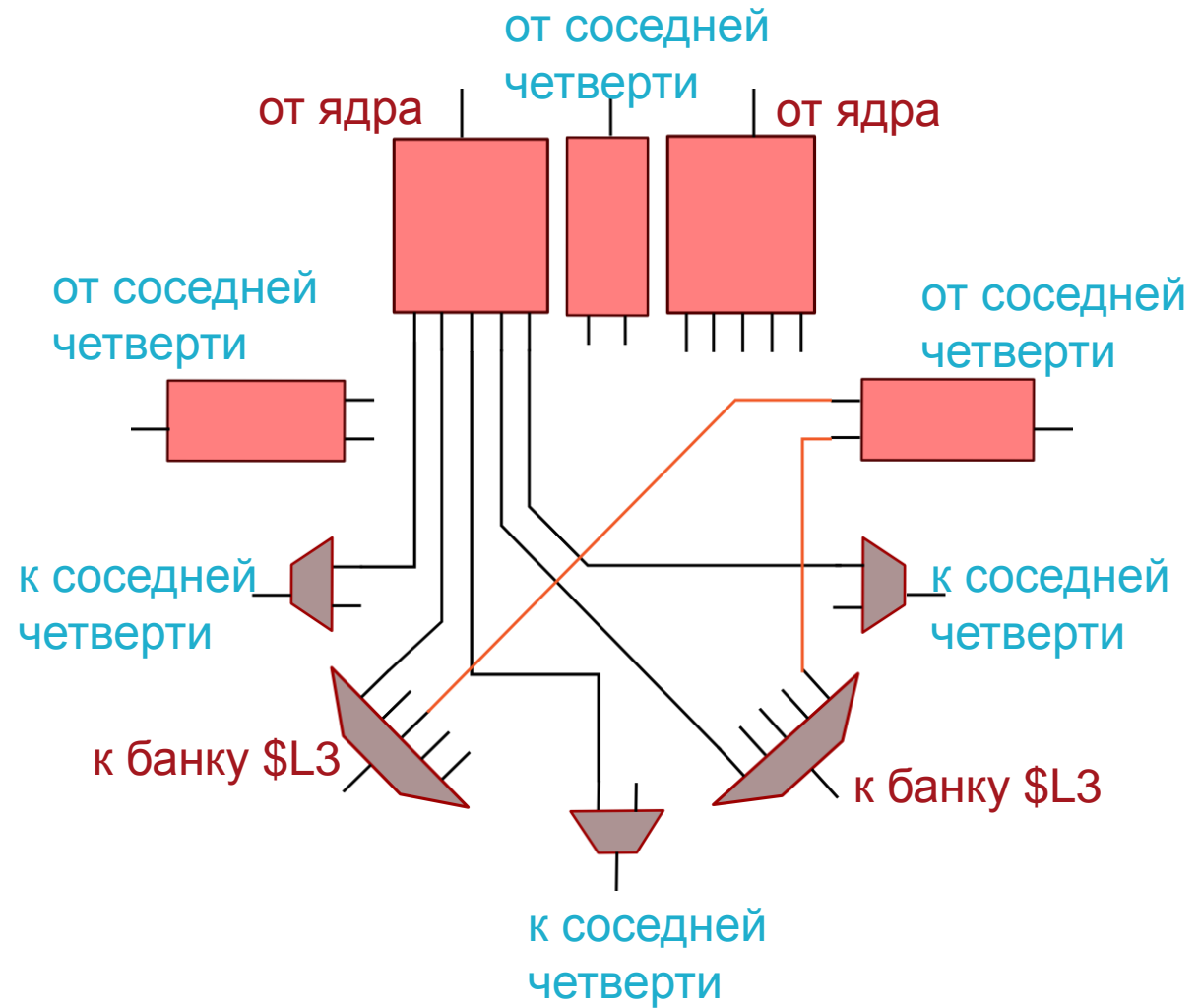
- очереди на входах четверти
- выбор и выставление флага значимости направления на выходе очереди
- арбитры с круговым приоритетом на выходах четверти
- за 1 такт от очереди к арбитру передается не более 1 пакета

Оптимизации очередей для кольцевой топологии:

- 1) передача двух пакетов из конца очереди за такт, если они коммутируются на разные направления
- 2) независимая внеочередная передача пакетов для каждого направления

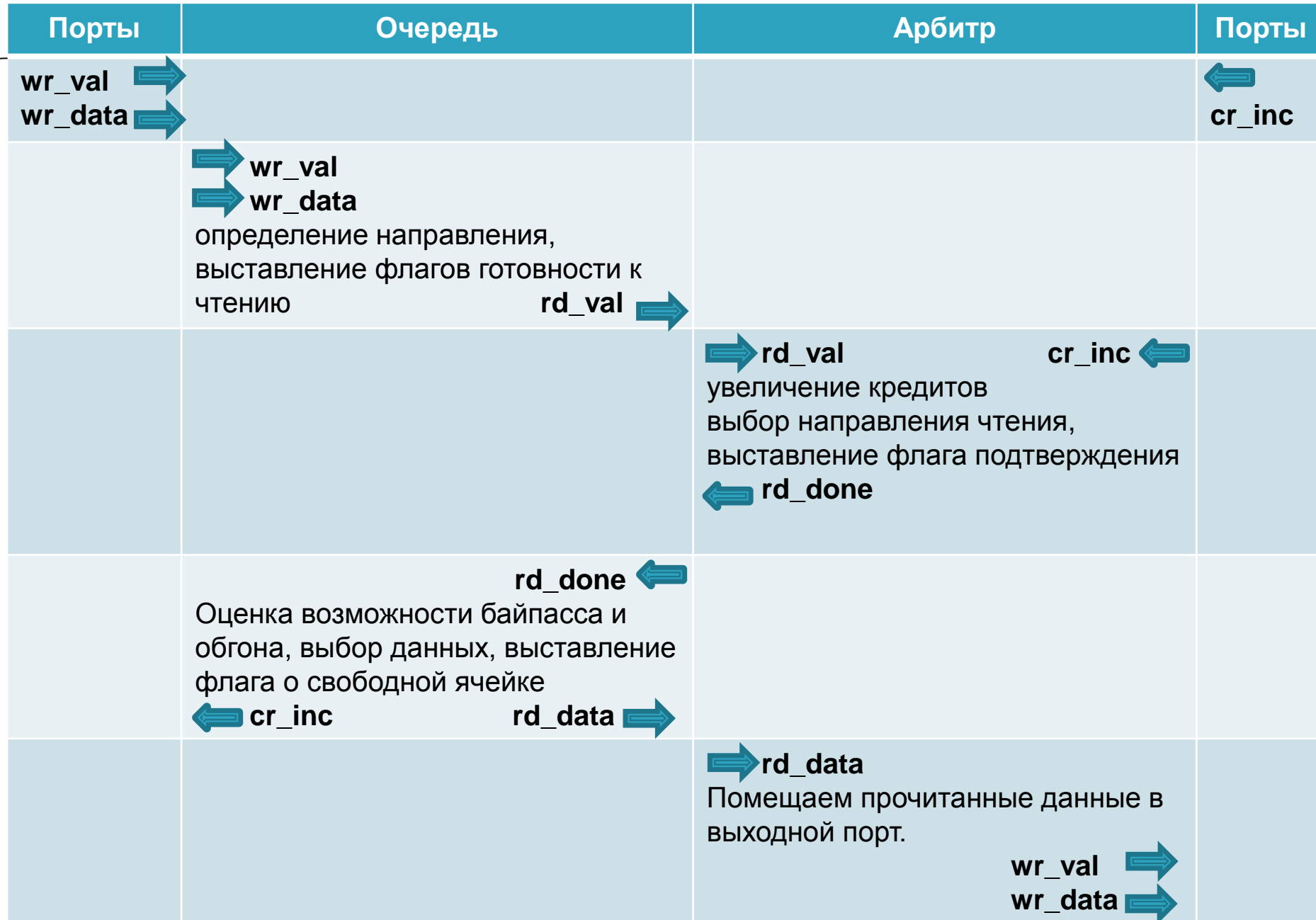
Структура четверти для схемы «каждый с каждым»

- дополнительная пара очередь-арбитр
- упрощение элементов, отвечающих за связь с соседними четвертями
- усложнение элементов, обслуживающих ядра и банки кэша



Моделирование параллельного исполнения

Передача управления между процессами в течение одного такта



Порядок
исполнения ↓

Характеристики модели

- Реализованы 4 варианта модели коммутирующей системы
 - 2 топологии
 - 2 оптимизации очередей для кольцевой топологии
- Описано функциональное поведение процессорных ядер и банков кэша, как генераторов и обработчиков пакетов.
 - время между генерацией пакетов ядрами, а также время обработки пакетов банком $L3$ – случайные величины с экспоненциальными функциями распределения
$$P(t) = 1 - e^{-\beta t}$$
- Реализованы:
 - механизм защиты от полной блокировки коммутатора для кольцевой топологии коммутатора
 - кредитный механизм контроля свободных ячеек очередей
 - задержки, соответствующие физическим параметрам длинных связей

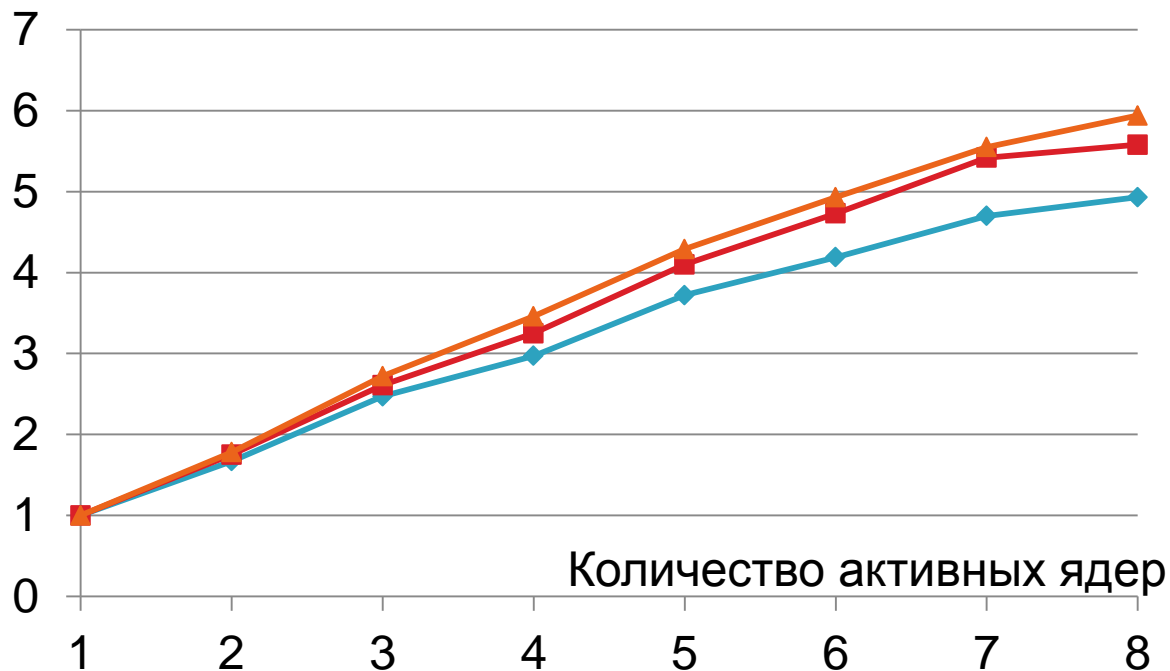
Характеристики модели

Варьируемые параметры

- Интенсивность генерации запросов процессорными ядрами
- Интенсивность обработки запросов банками кэша
- Количество активных ядер
- Модели параметризуемы по размеру очередей и количеству централизованных коммутаторов

Результаты моделирования

Средняя пропускная способность системы, пакетов за такт



—◆— кольцевая топология, без оптимизаций

—■— кольцевая топология, с оптимизациями

—▲— топология каждый с каждым

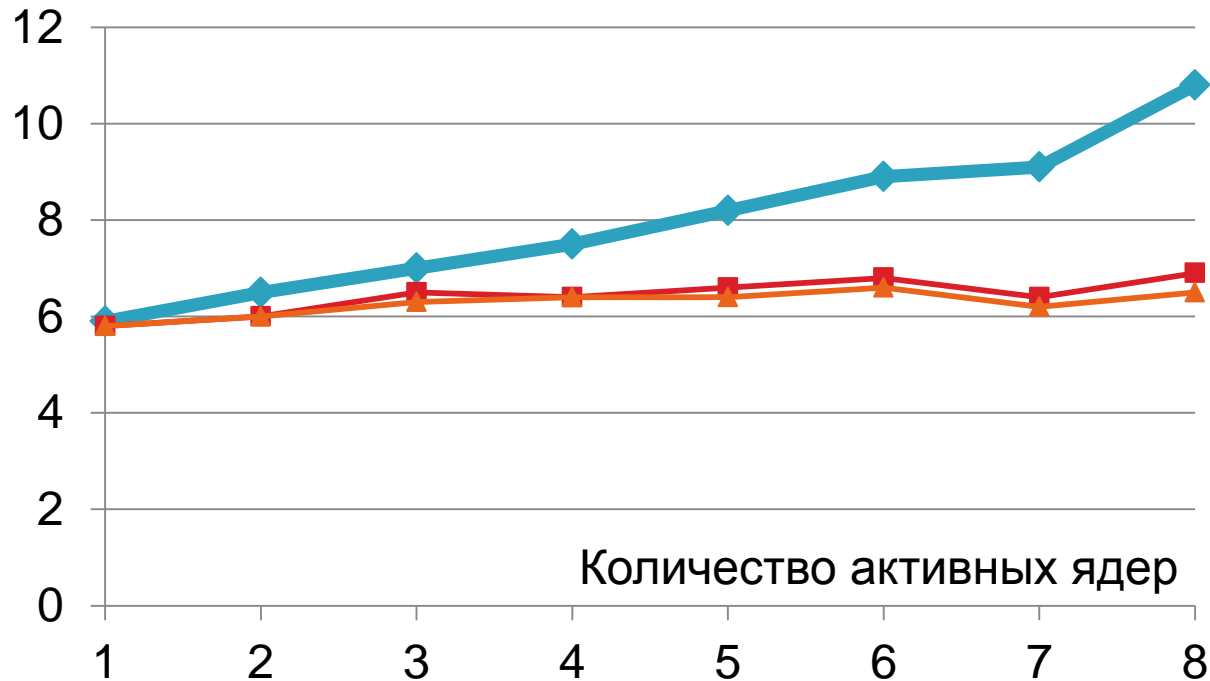
Пропускная способность коммутирующей системы при максимальной нагрузке

При активности всех ядер, кольцевая схема уступает альтернативной на 1 пакет за такт

Оптимизации увеличивают пропускную способность на 13% относительно кольцевой схемы без оптимизаций

Результаты моделирования

Увеличение среднего времени доступа к банкам кэша относительно схемы «каждый с каждым», %



—◆— без оптимизаций

—■— возможность двойного чтения из очередей

—▲— возможность независимого чтения по каждому направлению очереди

Среднее время доступа к банку кэша

При активности всех ядер, кольцевая схема уступает альтернативной на 11%

Оптимизации позволяют уменьшить потери до 7%

Результаты моделирования

	Пропускная способность, Пакетов за такт	Ср. время доступа, такты	Параметры связей	
			Площадь, мм ²	Мощность, Вт
Схема «каждый с каждым»	5,94 (100%)	4,58 (100%)	12 (16%)	9,4 (41%)
Кольцевая схема без оптимизаций	4,93 (83%)	5,08 (111%)	6 (8,5%)	4,7 (26%)
Кольцевая схема с оптимизациями	5,58 (94%)	4,89 (107%)	6 (8.5%)	4,7 (26%)

% указаны относительно схемы «каждый с каждым»

% указаны относительно общей площади L3-кэша

- оптимизации увеличивают среднюю пропускную способность кольцевой схемы на 13% (относительно кольцевой схемы без оптимизаций)
- различие между оптимизациями при проведенных тестовых воздействиях не превышает 1% (относительно кольцевой схемы без оптимизаций)

Результаты работы

- разработана потактовая модель распределенного коммутатора общего \$L3\$ МП «Эльбрус-4С+»
- разработана потактовая модель альтернативного коммутатора со схемой «каждый с каждым»
- проведен сравнительный анализ моделируемых топологий:
 - средняя пропускная способность кольцевой схемы при максимальной нагрузке на 1 пакет/такт меньше (17%), по сравнению с альтернативной
 - среднее время доступа в банк при активности всех ядер на 11% больше в кольцевой схеме по сравнению с альтернативной
- оценка эффективности предложенных оптимизаций:
 - оптимизации увеличивают среднюю пропускную способность кольцевой схемы на 13% (относительно кольцевой схемы без оптимизаций)
 - уменьшают потери по среднему времени доставки пакета от ядра к банку до 7% и 6,5% (относительно схемы «каждый с каждым»)
 - незначительно увеличивают используемую площадь
- по результатам моделирования было принято решение о внедрении рассмотренных оптимизаций в Verilog–описание

Спасибо за внимание

	Пропускная способность, Пакетов за такт	Ср. время коммутации, такты	Параметры связей	
			Площадь, мм ²	Мощность, Вт
Схема «каждый с каждым»	5,94 (100%)	4,58 (100%)	12 (16%)	9,4 (41%)
Кольцевая схема без оптимизаций	4,93 (83%)	5,08 (111%)	6 (8,5%)	4,7 (26%)
Кольцевая схема с оптимизациями	5,58 (94%)	4,89 (107%)		

% указаны относительно
схемы «каждый с каждым»

% указаны относительно
общей площади L3-кэша

Результаты работы

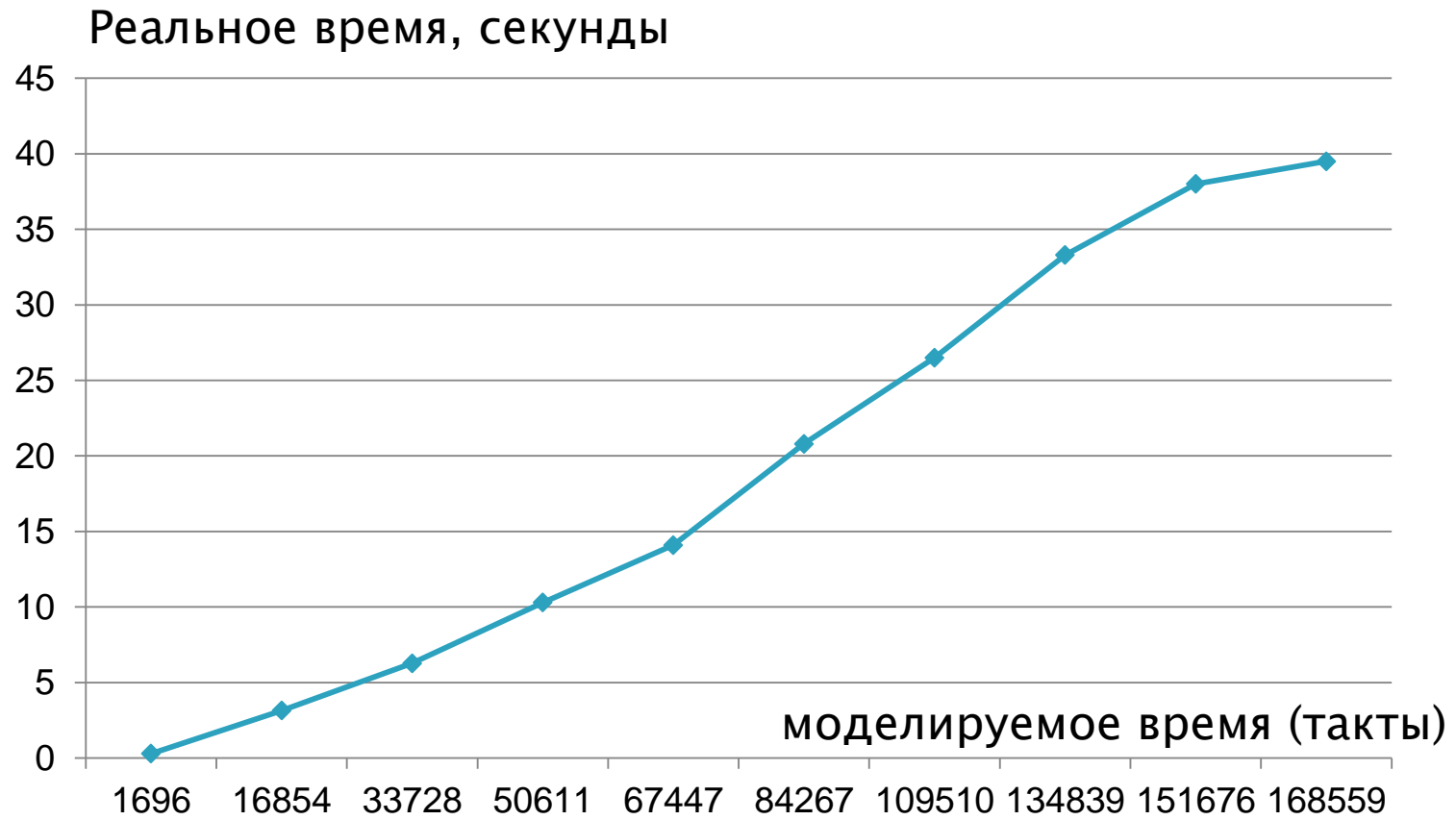
- разработаны потактовые модели распределенного коммутатора общего кэша L3 МП «Эльбрус-4С+» и альтернативного коммутатора со схемой «каждый с каждым»
- проведен сравнительный анализ моделируемых топологий и оценки эффективности оптимизаций

	Пропускная способность, Пакетов за такт	Ср. время коммутации, такты	Параметры связей	
			Площадь, мм ²	Мощность, Вт
Схема «каждый с каждым»	5,94 (100%)	4,58 (100%)	12 (16%)	9,4 (41%)
Кольцевая схема без оптимизаций	4,93 (83%)	5,08 (111%)	6 (8,5%)	4,7 (26%)
Кольцевая схема с оптимизациями	5,58 (94%)	4,89 (107%)		

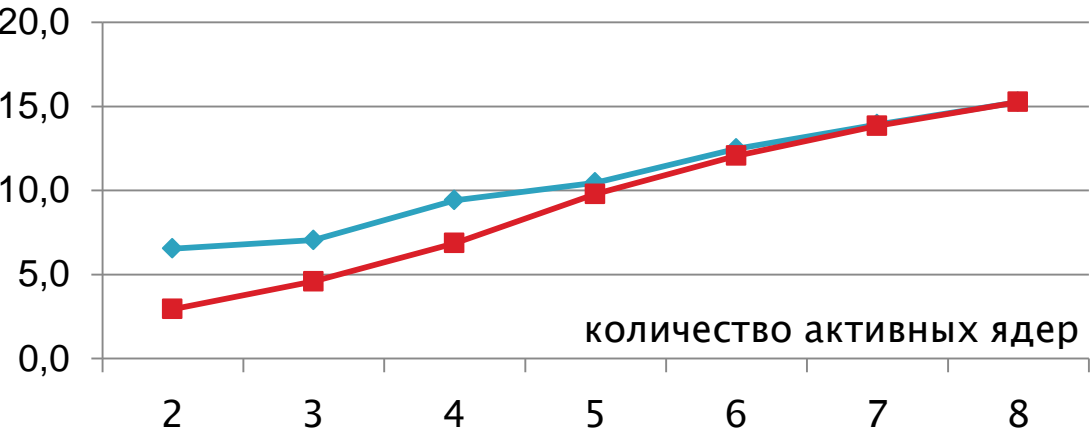
% указаны относительно
схемы «каждый с каждым»

% указаны относительно
общей площади L3-кэша

- по результатам моделирования было принято решение о внедрении рассмотренных оптимизаций в Verilog-описание

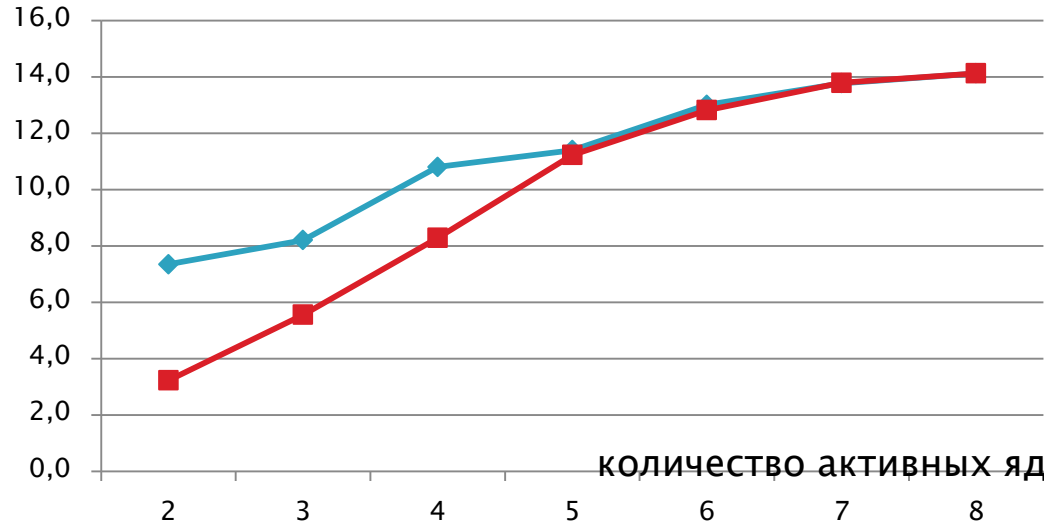


Количество срабатываний оптимизации независимого чтения по каждому направлению очереди, %



- ◆— Порядок включения ядер: последовательный
- порядок включения ядер: сначала четные

Количество срабатываний оптимизации двойного чтения, %



- ◆— порядок включения ядер: последовательно
- порядок включения ядер: сначала четные

Среднее время доставки пакета от ядра к банку
в случае кольцевой коммутации относительно
схемы «каждый с каждым», %

